

Happy New Year 2018

昨年は弊社をご活用頂きまして誠にありがとうございました。

本年も最新の情報を元に、センサーからデータ・センターまでの半導体デバイスの全てを見通す視点で、パッケージのマーケットおよびテクノロジーのトレンドをいち早く解説し、皆様のビジネスの発展に貢献できますよう、ディープラーニングAIに負けぬように“学習”のレベルアップをする所存でございます。

弊社のサービスを継続的にご利用、ご活用下さいますよう よろしく願い申し上げます。



株式会社SBRテクノロジー 代表取締役 西尾俊彦
(090-1145-0526 Toshihiko.Nishio@sbr.technology)

■ 2018年パッケージの注目点

クラウドとエッジそれぞれにおいてAI化の波が押寄せています。5G通信(*1)と400GbE(*2) (Ethernet通信速度) の実用化によりエッジとクラウドがシームレスに接続できアプリケーションにより最適な役割分担を行える世界が実現され、その環境に250億個を超えるとも言われるIoTデバイスが接続され、AIビジネスに必要なビッグデータ(*3)の入口となります。AI化のためのパッケージ、さらにはその性能実現のための材料に注目する年になりそうです。次ページ以後に注目テクノロジーを示します。

(*1)5G通信について、本年後半には3GPPという団体から初めての世界統一の仕様がリリースされ、5G先進国におけるサービス開始内容も明らかになると思います（日本では2020年開始に向けて）。

(*2)400GbEについては昨年末（12月）にはIEEE802.3bs-2017として仕様がリリースされました。Broadcomからは昨年12月に世界初となる400GbE向けのSWICHも発表され、今年は導入開始の年になります。

(*3)非構造化データが対象となったとたんに活用できるデータは聞こえるもの見えるもの全てとなり膨大なデータ活用のチャンス

2018年 半導体パッケージ業界の注目点 (その1)

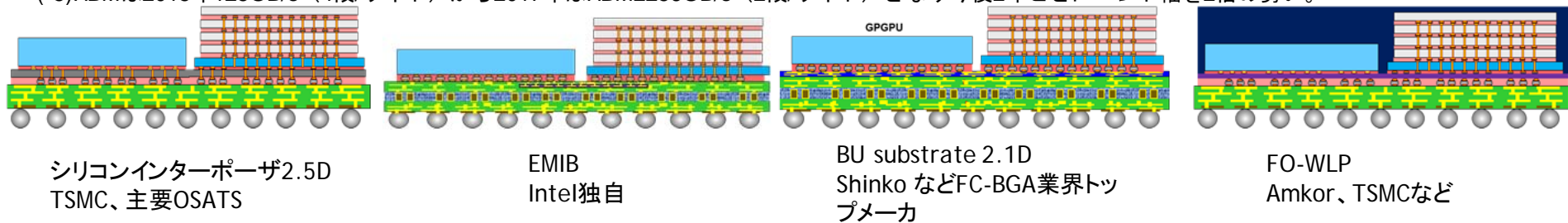
■ クラウドAIは2.1/2.5Dが必須

ビッグデータを活用するAIビジネスでは、ディープラーニング(*4)と呼ばれる学習を行い、学習したAIが目的を最短で、低コスト、省エネルギー（その他色々の条件で）で達成することの競争になります。自動運転もAI性能による競争が行われるという点では同じです。ディープラーニングの実施においては、並列処理により高速実行できるGPGPU（アクセラレータと呼ばれます）が中心的な役割となりつつあります。そのリーダーがNvidiaです。ここにGoogleやPezy、さらにはIntelもGPUより効率の良い専用のASICを投入しており（Intelは計画）、GPGPUとの性能競争も今年の着目点です。GPGPUの並列処理には広帯域のメモリーのバンド幅が必要で、HBM（*5）が採用されています。そのGPGPUとHBMを接続するパッケージがシリコンインターポーザ2.5Dです。性能およびコストのさらなる進化のためにFO-WLP、2.1D（ビルドアップ基板）やEMIBなどの開発が行われており、その動向に注目が注がれています。この中ではEMIBの量産が（ネットワーク用ですが）今年から開始。FO-WLPや2.1DについてはHBMの量産ボリュームが少なすぎて（去年は0.5M/年）投資に慎重にならざるを得ない状況です。しかしTSMCだけが昨年後半よりInFO_OS、InFO_MSなど2.5Dを含めたパッケージに対する追加大型投資を開始しました。AMKORのSWIFTは立ち上がるのでしょうか？ 基板メーカー各社はどう動くのでしょうか？ InFOと同様クラウド用途もTSMCの世界になってしまうのでしょうか？

*文章中の“SWIFT”など多くの略語につきましてはこの業界人として常識としてあえて示しません（失礼しました）。

(*4)ディープラーニングは多層のニューラルネットワークを用いた機械学習（わかりませんよね？）認識したい文字があったとします、その正解に対して与えられたドット情報から文字として自分で認識できるようになるまでのアルゴリズムとして提案されているアルゴリズムがそれにあたり、CNN(畳み込みニューラルネットワーク)が最も有名のようですので、検索の上“学習”をお願いします。

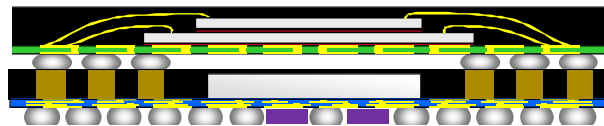
(*5)HBMは2015年125GB/s（4段/サイト）から2017年はHBM2256GB/s（2段/サイト）となり今後2年ごとにバンド幅を2倍の勢い。



2018年 半導体パッケージ業界の注目点（その2）

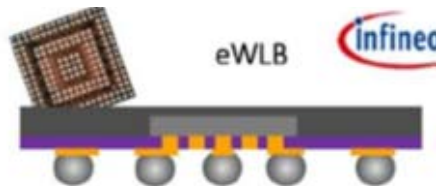
■ エッジAIはFO-WLPに期待

一方エッジデバイスにおいては、学習済みのAIを搭載しスマホ、自動運転あるいはロボットなどが活躍する際に、AI実施と同時に追加学習用データの収集を行える高性能AP+GPU/DSP、半導体デバイスが最小エネルギーで動作、最少のパッケージ体積、要求される信頼性など（これも多くの要求があります）の要求を実現するパッケージが必要となります。高性能CPU、GPU、DSP（APとしてSoC）やモデムなどに対して電源ノイズが小さく低電圧動作が可能、SiP化の集積率が高く、振動や落下信頼性にも強いなど、FO-WLPや部品内蔵がすでに大きな期待を背負って量産化が進みつつあります。ただし、現在で量産中の主力なSiP構造をコストパフォーマンスで上回るためには、FO-WLPをプリント基板と同じサイズで製造（同じ土俵で勝負）し、RDLの層数を減らす事でコスト競争力を実現する必要があります。現在その開発が進みつつありますが、本年はその量産の元年になる見込みで、はたして本当にコストを想定したイールドが達成できるのか？ 期待のAPへの適用ができるレベルのテクノロジーになれるのか？ SEMCOの量産開始が年明け早々？ PTI、Nepesの量産は今年の前半に本当に開始されるのか？ ASE-DECAの量産評価は年内に終わる？ など多くの話題がありそうです。



FO-WLP

Power and Signal integrity, Low power



FO-WLP

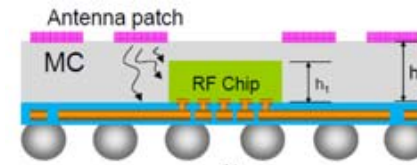
Radar, Lidar, etc

Small and high performance SiP

Courtesy of Infineon



Courtesy of Qualcomm

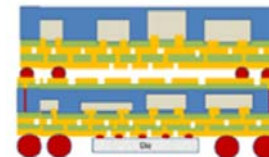


FO-WLP

mmWave RF

Small and high density SiP

Courtesy of TSMC



FO-WLP

Small form factor

Ultra low power

Courtesy of Nanium

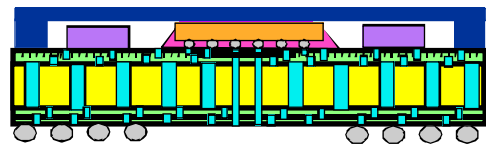
2018年 半導体パッケージ業界の注目点（その3）

■ 高速伝送およびミリ波用パッケージ材料

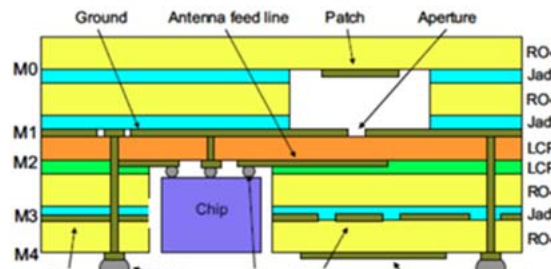
400GbEの仕様として50(56)Gbpsつまり25(28)GHz伝送が実用化され、ビルドアップ基板にも0.004のDf材料が適用され、もはや基板用にビアを必要とするガラス基板の特性を超えました。さらに0.003以下を開発目標にし、テフロン材などに挑戦する存在にまでなりつつあります。それならば、5Gのクライアント用にアンテナ内蔵のSiPや基地局のビームフォーミングSiPなどに適用できないのか？というが着目点になります。基地局でのSiGeなどのRFデバイスの発熱による特性変化からエポキシは無理なのか？ではクライアントの受信中心では良いのでは？

さらに、FO-WLPをこの分野に適用するのであれば。RDLやモールド材料の低Dk, Dfが重要となります。パネル化で苦勞しているFO-WLP業界にそのような新規材料を評価する余裕？があるのか？など着目点は多くあります。

FCPのLCPなどの低Df材料かつ多層化をMetroCirc以外のメーカーがどうやって実現し、業界のインフラができていくのかにも注目したい点です。



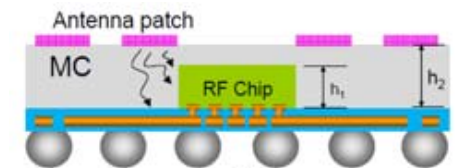
Ultra low loss material substrate
Less discontinuity



Courtesy of IBM
Ultra low loss material
Less discontinuity



Courtesy of Qualcomm



FO-WLP
mmWave RF
Small and high density SiP

Courtesy of TSMC